

## 1 介绍

最近 NXP 在 Github 上发布了一系列基于 MCU 的 OTA 工程，该工程可以支持 i.MXRT 系列和相关 Security 功能，获得了用户的广泛关注。但该工程是基于 NXP 的 EVK 开发板，板载 Flash 的容量决定了整个 OTA 工程的存储结构。因此不同容量的板载 Flash 决定了不同的存储结构。本应用笔记将介绍默认存储结构并总结最近在支持客户时的一些最新经验，以便用户在更换 Flash 时可以更快地完成 OTA 工程的配置。

## 2 默认 OTA 方案存储结构概述

整个 OTA 工程由 SBL 和 SFW 两部分组成，下载地址为：

- SBL: <https://github.com/NXPmicro/sbl>
- SFW: <https://github.com/NXPmicro/sfw>

RT1010 EVK 的板载 flash 容量为 8 MB，因此默认存储空间分配按照 8 MB 进行分配。OTA 的存储结构如图 1 所示。整个存储结构包括了五个区域：SBL (Secure Bootloader)，OTA Flag Data，Slot 1，Slot 2 和 Customer Data。

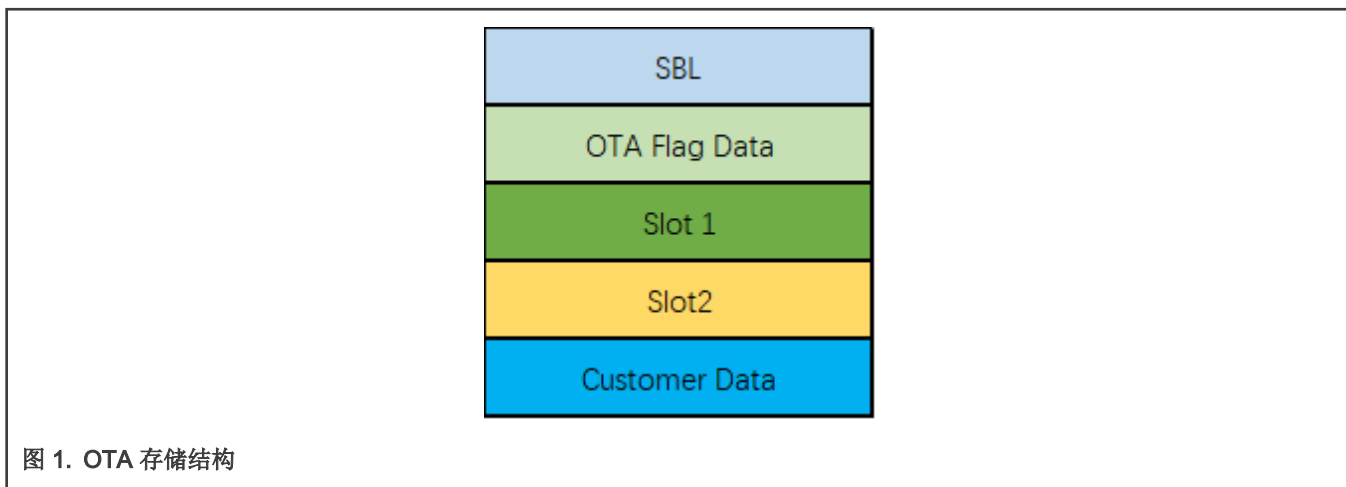


图 1. OTA 存储结构

### 2.1 SBL 介绍

SBL 的主要功能是在芯片 POR 启动后，根据 OTA Flag Data 的信息来决定运行在 Slot 1 或 Slot 2 中的程序的。除此之外，SBL 同样支持程序验证，回滚和其他功能。

#### 注意

Remap 功能需要 4 kB 的地址空间对齐。

表 1 展示了默认状态下 SBL 的地址空间分配。

#### 目录

1	介绍.....	1
2	默认 OTA 方案存储结构概述.....	1
2.1	SBL 介绍.....	1
2.2	OTA Flag Data 介绍.....	2
2.3	Slot 1 和 Slot 2.....	2
2.4	Customer Data.....	2
3	如何定制一个 OTA 存储结构.....	3
3.1	概述.....	3
3.2	地址空间分配.....	3
4	修订记录.....	5



表 1. SBL memory map

	Function	Add_Start	Add_End
SBL (1 MB - 4 kB)	OTFAD	0x60000000	0x600003FF
	m_boot_hdr_conf_start	0x60000400	0x60000FFF
	m_boot_hdr_ivt_start	0x60001000	0x6000101F
	m_boot_hdr_conf_start	0x60001020	0x6000102F
	m_boot_hdr_dcd_start	0x60001030	0x60001FFF
	SBL_Code_Vector_Start	0x60002000	0x600FEFFF

## 2.2 OTA Flag Data 介绍

OTA Flag Data 区域主要是用来存储在 OTA 升级过程中的一些标志位信息。根据 SBL 的标志位信息，进行 image 的更新，回滚或者跳转到对应的 slot 运行程序。该区域的地址空间分配如表 2 所示。

表 2. OTA Flag Data

	Function	Add_Start	Add_End
Reserved (4 kB - 32 B)	Reserved	0x600FF000	0x600FFDFD
OTA Flag Data (32 B)	OTA Flag	0x600FFFE0	0x600FFFFF

## 2.3 Slot 1 和 Slot 2

Slot 1 和 Slot 2 用来存储应用程序，Slot 1 和 Slot 2 的切换可以用 Remap 功能实现，需要 4 kB 的地址空间对齐。通常 Slot 1 和 Slot 2 各有 1 MB 的空间，对应的地址空间分配如表 3 所示。

表 3. Slot 1 和 Slot 2 memory map

	Function	Add_Start	Add_End
Slot 1 (1 MB)	Image Header	0x60100000	0x601003FF
	Application Image	0x60100400	0x601FFFFF
Slot 2 (1 MB)	Image Header	0x60200000	0x602003FF
	Application Image	0x60200400	0x602FFFFF

## 2.4 Customer Data

Customer Data 区域可以用来存储用户的信息（非必用区域）。通常 Customer Data 区域的地址空间分配如表 4 所示。

表 4. Customer Data memory map

	Function	Add_Start	Add_End
Customer Data (5 MB)	Customer Data	0x60300000	0x607FFFFF

## 3 如何定制一个 OTA 存储结构

### 3.1 概述

本章节将对存储空间分配以及在分配过程中的一些关键点结合客户真实应用案例进行介绍。客户要求使用一颗容量为 512 kB 的 Flash，并且不使用相关 Security 功能。因此，在关闭 Security 功能后，用 IAR 编译出一个 25 kB 的 SBL.bin 文件。Remap 功能需要 4 kB 的地址对齐，Flash 的最小擦除容量是 4 kB，因此 SBL 的分配容量是 28 kB。此时 SBL 的地址空间分配如表 5 所示。

表 5. SBL 地址空间

Function	Add_Start	Add_End
SBL	0x60000000	0x60006FFF

尽管 OTA Flag Data 只有 32 字节的数据，但这些数据需要在升级过程中进行读写和擦除。但是 Flash 的擦除过程需要根据 Sector 的大小来执行，因此也需要至少 4 kB 的地址。此时 OTA Flag Data 的地址空间分配如表 6 所示。

表 6. OTA flag data 地址空间

Function	Add_Start	Add_End
OTA Flag Data	0x60007000	0x60007FFF

Slot 1 和 Slot 2 可以利用 Remap 功能实现切换。由于 Remap 需要 4 kB 的地址对齐，此时用来存储应用程序的地址空间分配如表 7 所示。

表 7. Slot 1 和 Slot 2 地址空间

Function	Add_Start	Add_End
Slot 1	0x60008000	0x600043FFF
Slot 2	0x600044000	0x60007FFFF

可以看到整个 512 kB 的 Flash 空间已经被使用。客户想要将全部的存储空间用于应用程序上，因此在这种情况下不要 Customer Data 区域。

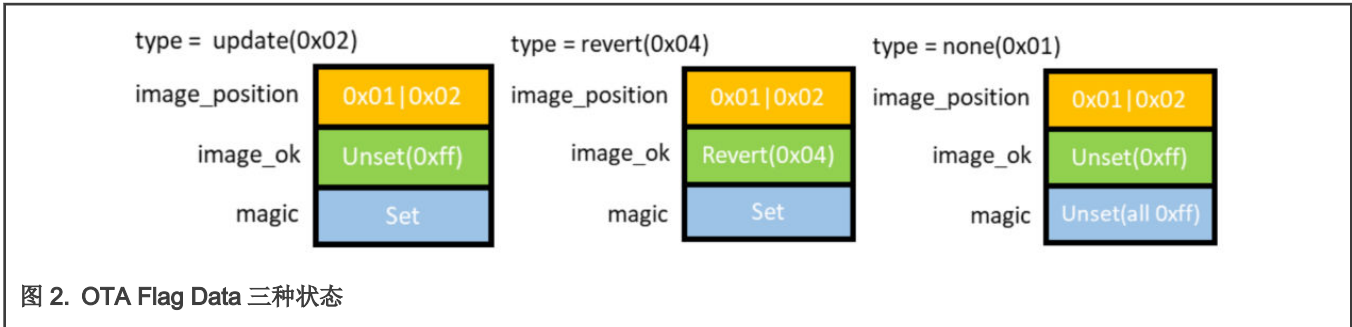
### 3.2 地址空间分配

首先，SBL 区域主要包含了用于 Flash boot 的一些相关信息，比如 IVT，Flash Config Block 等等，这一部分的代码可以不加修改地直接使用。在分配地址空间时，SBL 区域可以被认为是一个从 Flash XIP boot 的 Hello World 工程。SBL 的详细地址空间分配如表 8 所示。

表 8. SBL 地址空间分配

	Function	Add_Start	Add_End
SBL (At Least 28 kB)	OTFAD	0x60000000	0x600003FF
	m_boot_hdr_conf_start	0x60000400	0x60000FFF
	m_boot_hdr_ivt_start	0x60001000	0x6000101F
	m_boot_hdr_conf_start	0x60001020	0x6000102F
	m_boot_hdr_dcd_start	0x60001030	0x60001FFF
	SBL_Code_Vector_Start	0x60002000	0x60006FFF

其次，OTA Flag Data 总共有 32 字节用于表示三种状态：升级，回滚及正常工作（无升级和回滚）。



OTA Flag Data 的 32 字节数据通常存储在 Slot 1 的首地址之前 32 字节的位置处。

表 9. OTA Flag Data 地址空间分配

	Function	Add_Start	Add_End
OTA Flag Data (4 kB - 32 B)	User Data	0x60007000	0x60007FDF
32 B	OTA Flag	0x60007FE0	0x60007FFF

最后来看 Slot 1 和 Slot 2 的地址空间分配，应用程序的首地址，即中断向量表的首地址，并不是从 Slot 1 的首地址开始的。

有两点原因：

- 在 image 的首地址处，需要添加 32 字节的用于 OTA 的 Image Header 信息。
- 需要计算应用程序中的中断向量表的首地址。

基本的运算规则是：中断向量的数量 \* 4 的结果，向上对齐到 2 的次幂整数倍。尽管 RT1010 总共有 256 个中断向量，但实际可用的中断向量只有 96 个。所以中断向量表的大小是 96 \* 4 = 384。将 384 向上对齐到 2 的次幂整数倍，得到 512，即 0x200。最终，实际应用程序的首地址是 0x200。Slot 2 的地址空间分配也需要满足这个条件。

表 10. Slot 1 和 Slot 2 地址空间分配

	Function	Add_Start	Add_End
Slot 1 (240 kB)	Image Header	0x60008000	0x600081FF
	Application Image	0x60008200	0x60043FFF
Slot 2 (240 kB)	Image Header	0x60044000	0x600441FF
	Application Image	0x60044200	0x6007FFFF

此时，完整的 OTA 地址空间分配如表 11 所示。

表 11. OTA 地址空间分配 (总容量 512 kB)

	Function	Add_Start	Add_End
SBL (At Least 28 kB)	OTFAD	0x60000000	0x600003FF
	m_boot_hdr_conf_start	0x60000400	0x60000FFF
	m_boot_hdr_ivt_start	0x60001000	0x6000101F
	m_boot_hdr_conf_start	0x60001020	0x6000102F
	m_boot_hdr_dcd_start	0x60001030	0x60001FFF
	SBL_Code_Vector_Start	0x60002000	0x60006FFF

下页继续

表 11. OTA 地址空间分配 (总容量 512 kB) (续上页)

	Function	Add_Start	Add_End
OTA Flag Data (4 kB - 32 B)	User Data	0x60007000	0x60007FDF
32 B	OTA Flag	0x60007FE0	0x60007FFF
Slot 1 (240 kB)	Image Header	0x60008000	0x600081FF
	Application Image	0x60008200	0x60043FFF
Slot 2 (240 kB)	Image Header	0x60044000	0x600441FF
	Application Image	0x60044200	0x6007FFFF

当需要分配 OTA Flag Data 和 Slot 的地址时，可以在程序中搜索表 12 中相应的关键词来做修改。通常有两个关键地址需要注意：BOOT\_FLASH\_ACT\_APP 和 BOOT\_FLASH\_CAND\_APP。其他的地址信息取决于这两个地址信息，在程序内部可以通过相应的计算来获得其他的地址信息。

表 12. 关键地址信息

OTA Flag Data (4 kB - 32 B)	User Data	BOOT_FLASH_ACT_APP - 4 KB (Do not need to modify, SW will handle it)
32 B	OTA Flag	BOOT_FLASH_ACT_APP - 32 B (Do not need to modify, SW will handle it)
Slot 1 (240 kB)	Image Header	BOOT_FLASH_ACT_APP
	Application Image	BOOT_FLASH_ACT_APP + 0x200
Slot 2 (240 kB)	Image Header	BOOT_FLASH_CAND_APP
	Application Image	BOOT_FLASH_ACT_APP + 0x200

**注意**

本文提到的 OTA 方法是基于 Remap 功能的，因此只适用于 RT1010，RT1060，RT1064，RT1170 和 RT1160。

## 4 修订记录

版本号	日期	说明
0	2022 年 1 月 20 日	初次发布

**How To Reach Us**

**Home Page:**

[nxp.com](http://nxp.com)

**Web Support:**

[nxp.com/support](http://nxp.com/support)

**Limited warranty and liability** — Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. “Typical” parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including “typicals,” must be validated for each customer application by customer’s technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: [nxp.com/SalesTermsandConditions](http://nxp.com/SalesTermsandConditions).

**Right to make changes** - NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

**Security** — Customer understands that all NXP products may be subject to unidentified or documented vulnerabilities. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer’s applications and products. Customer’s responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer’s applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP. NXP has a Product Security Incident Response Team (PSIRT) (reachable at [PSIRT@nxp.com](mailto:PSIRT@nxp.com)) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, COOLFLUX, EMBRACE, GREENCHIP, HITAG, ICODE, JCOP, LIFE, VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, the Freescale logo, Altivec, CodeWarrior, ColdFire, ColdFire+, the Energy Efficient Solutions logo, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, Processor Expert, QorIQ, QorIQ Qonverge, SafeAssure, the SafeAssure logo, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, Platform in a Package, QUICC Engine, Tower, TurboLink, EdgeScale, EdgeLock, eIQ, and Immersive3D are trademarks of NXP B.V. All other product or service names are the property of their respective owners. AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, µVision, Versatile are trademarks or registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved. Oracle and Java are registered trademarks of Oracle and/or its affiliates. The Power Architecture and Power.org word marks and the Power and Power.org logos and related marks are trademarks and service marks licensed by Power.org. M, M Mobileye and other Mobileye trademarks or logos appearing herein are trademarks of Mobileye Vision Technologies Ltd. in the United States, the EU and/or other jurisdictions.

© NXP B.V. 2022.

All rights reserved.

For more information, please visit: <http://www.nxp.com>

For sales office addresses, please send an email to: [salesaddresses@nxp.com](mailto:salesaddresses@nxp.com)

Date of release: 2022年1月20日

Document Identifier: AN13505

