

# AN13227

## KW45B41Z 和 K32W148 低功耗蓝牙芯片的硬件设计注意事项

第 1 版 — 2023 年 1 月 31 日

应用笔记

### 文档信息

信息	内容
关键词	低功耗蓝牙芯片 (Bluetooth LE devices) , KW45, K32W148
摘要	本应用笔记介绍了对以下芯片进行印刷电路板 (PCB) 设计时要考虑的因素, 包括 40 脚 HVQFN (6x6) 和 48 脚层压 QFN (HVLQFN-7x7, 间距 0.5mm, 可浸润侧翼) 封装的 KW45B41Z83AFTA、KW45B41Z82AFTA、K32W1480VFTAT MKW35A、MKW36A、MKW35Z 和 MKW36Z, 以及 40 脚 HVQFN (6x6) 和 40 脚层压 QFN (HVLQFN-6x6, 间距 0.5 mm, 可浸润侧翼) 封装的 KW45B41Z83AFPA、KW45B41Z82AFPA、MKW35A、MKW36A、MKW35Z 和 MKW36Z。



## 1 介绍

本应用笔记介绍了对采用以下封装的芯片进行印刷电路板 (PCB) 设计时的注意事项：

- 采用 40 脚 HVQFN (6x6) 以及 48 脚层压 QFN (HVLQFN-7x7, 间距 0.5 mm, 可浸润侧翼) 封装的 KW45B41Z83AFTA、KW45B41Z82AFTA、K32W1480VFTAT MKW35A、MKW36A、MKW35Z 和 MKW36Z。
- 采用 40 脚 HVQFN (6x6) 以及 40 脚层压 QFN (HVLQFN-6x6, 间距 0.5 mm, 可浸润侧翼) 封装的 KW45B41Z83AFPA、KW45B41Z82AFPA MKW35A、MKW36A、MKW35Z 和 MKW36Z。
- 元器件覆铜层、阻焊层和焊膏钢网的布板图也包括在内。

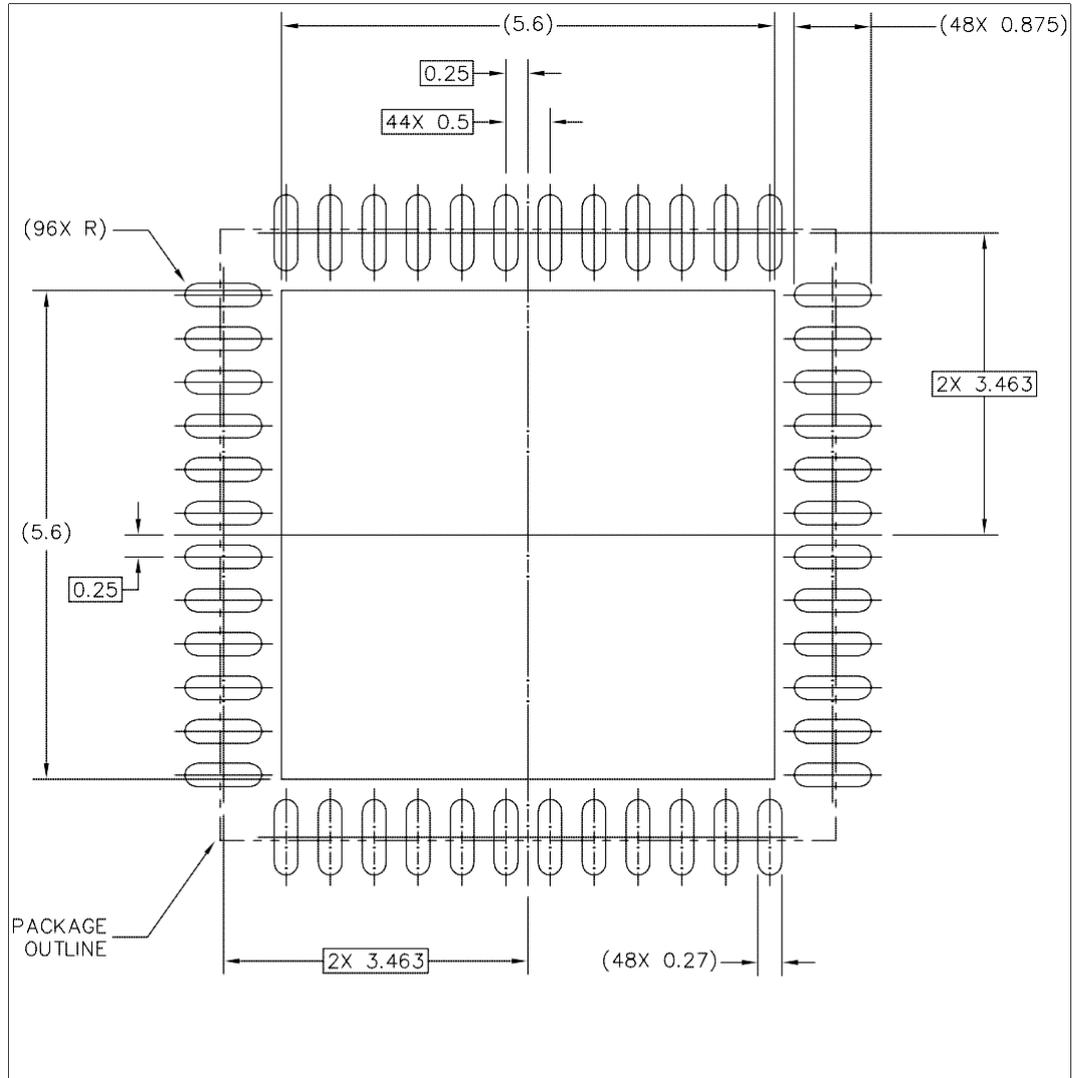
本应用笔记给出的建议仅供参考。根据所使用的装配厂和安装在电路板上的其他元器件的具体情况，这些建议可能需要做出修改。

## 2 QFN 元器件覆铜层

### 2.1 48 脚 HVQFN

[图 1](#) 所示为一种推荐的元器件覆铜层设计。该层也称为顶部金属层，而元器件会被焊接到该层上。48 脚“可浸润” HVQFN 封装 (7x7x0.85 mm) 的布板脚位由 48 个 IC 触点焊盘和 9 个中心接地焊盘组成。覆铜层样式如[图 1](#)所示。

使用 0.25 mm 的通孔将顶部金属层连接到接地层。它们对于射频接地是必需的，且有助于防止焊料浮出。



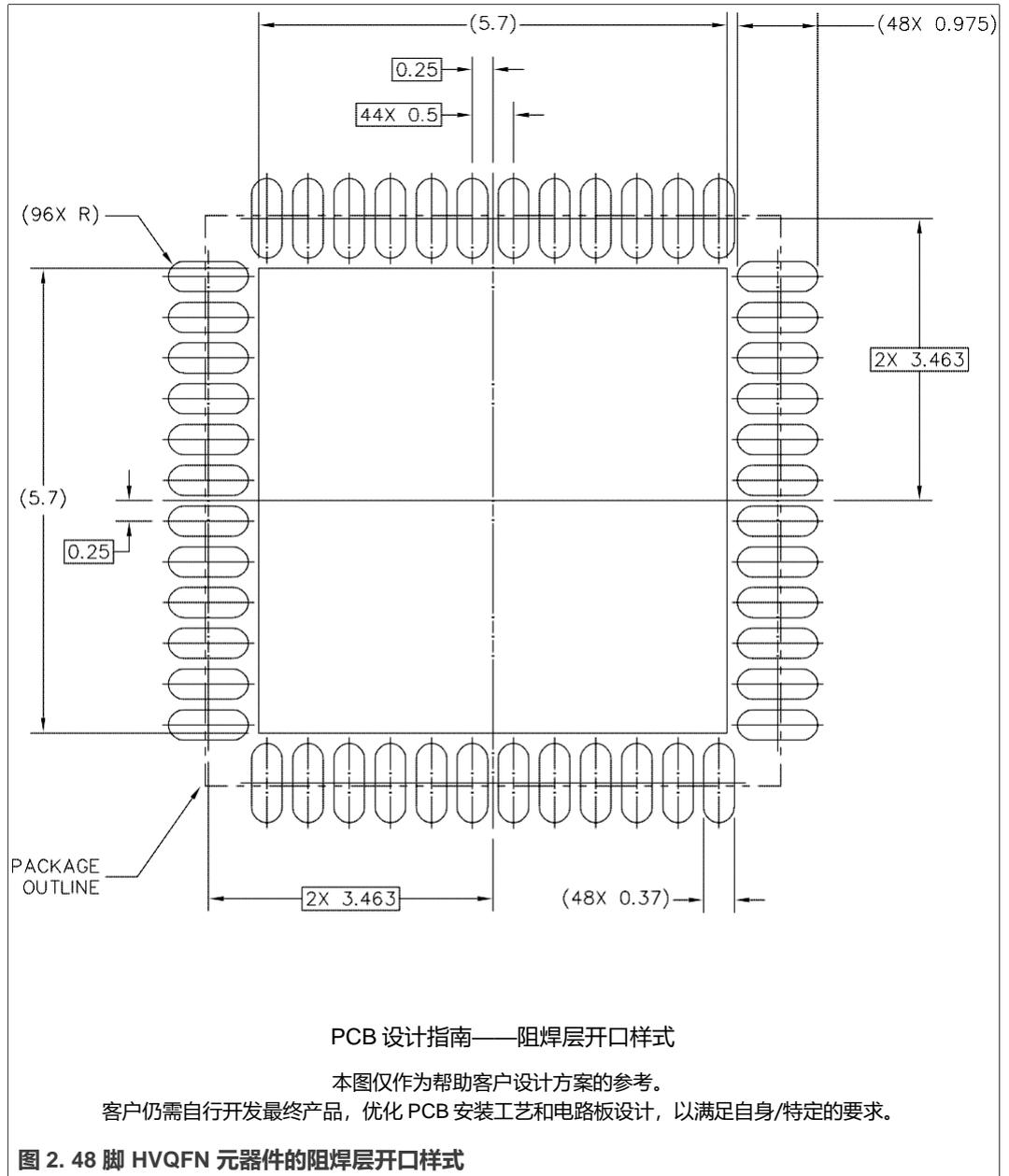
PCB 设计指南——I/O 焊盘和可焊接区域

本图仅作为帮助客户设计方案的参考。  
客户仍需自行开发最终产品，优化 PCB 安装工艺和电路板设计，以满足自身/特定的要求。

图 1. 48 脚 HVQFN 的 I/O 焊盘和可焊接区域

2.1.1 48 脚 HVQFN 的阻焊层

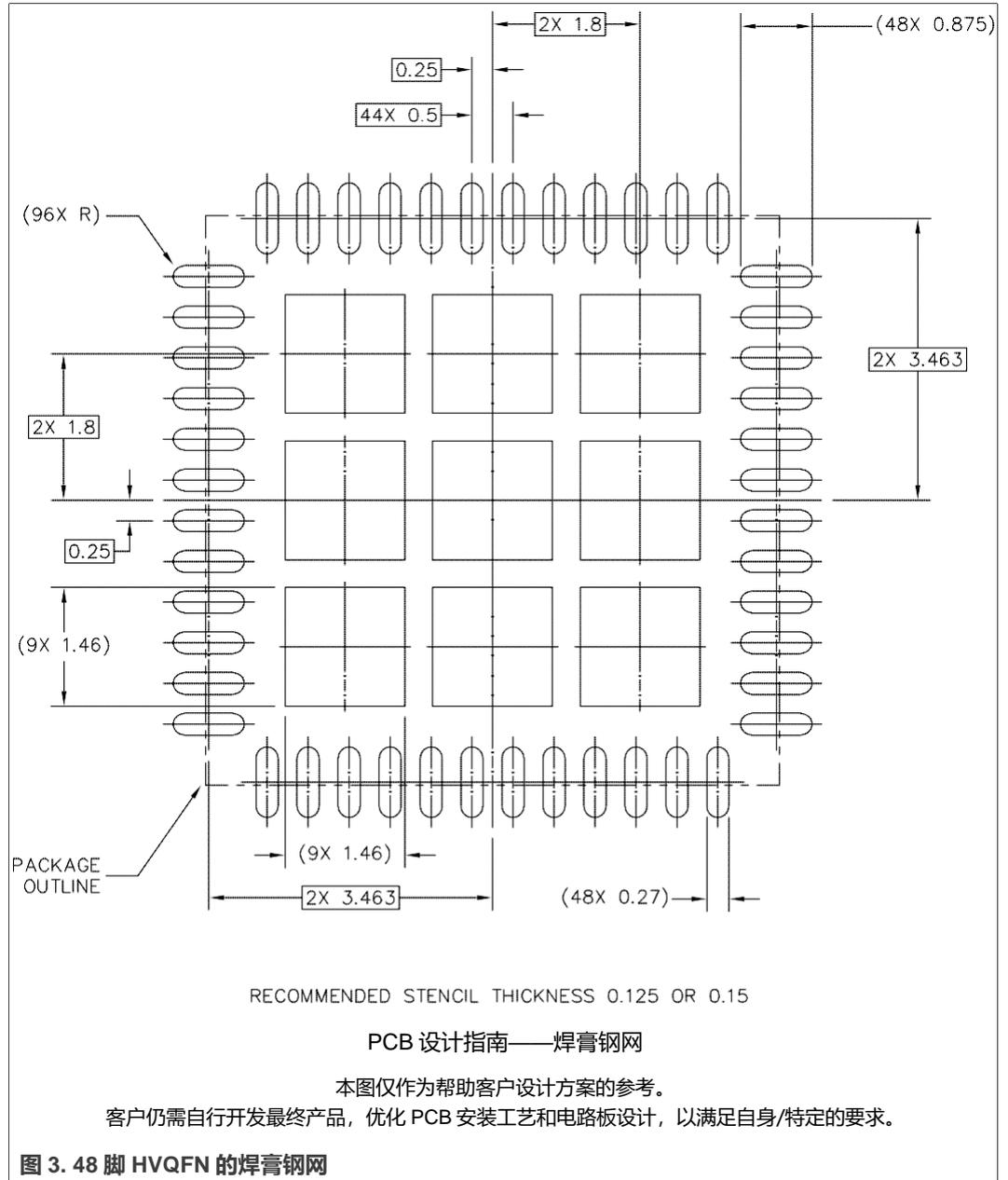
阻焊层可限制回流焊过程中焊膏的流动。图 2 所示为推荐的阻焊层样式。该样式显示了阻焊层中的开口。



### 2.1.2 48 脚 HVQFN 的焊膏钢网

焊膏钢网可控制焊膏在电路板上的样式和厚度。图 3 所示为推荐的焊接钢网样式。钢网厚度应为 0.1 毫米左右。

如果施加的焊料过多，可以使用替代的样式和开口尺寸。详细信息请参阅以下章节的内容。

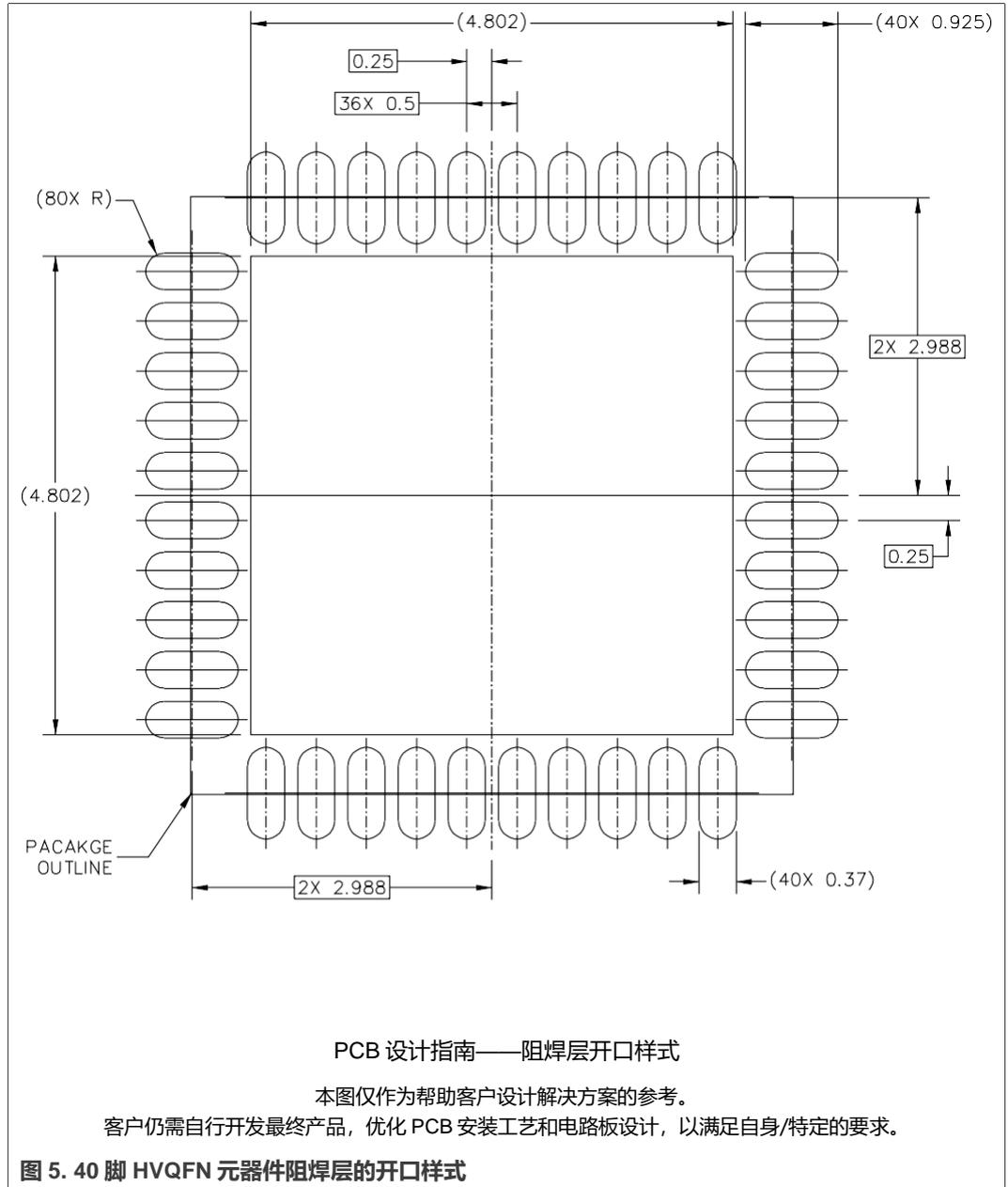


### 2.2 40 脚 HVQFN

图 4 所示为推荐的元器件覆铜层。该层也称为顶部金属层，元器件会被焊接到该层上。40 脚“可浸润” HVQFN 的封装 (6x6x0.85 mm) 的布板脚位由 40 个 IC 触点焊盘和 16 个中心接地焊盘组成。覆铜层样式如图 4 所示。

使用 0.25 mm 通孔将顶部金属层连接到接地层。它们对于射频接地是必需的，且有助于防止焊料浮出。

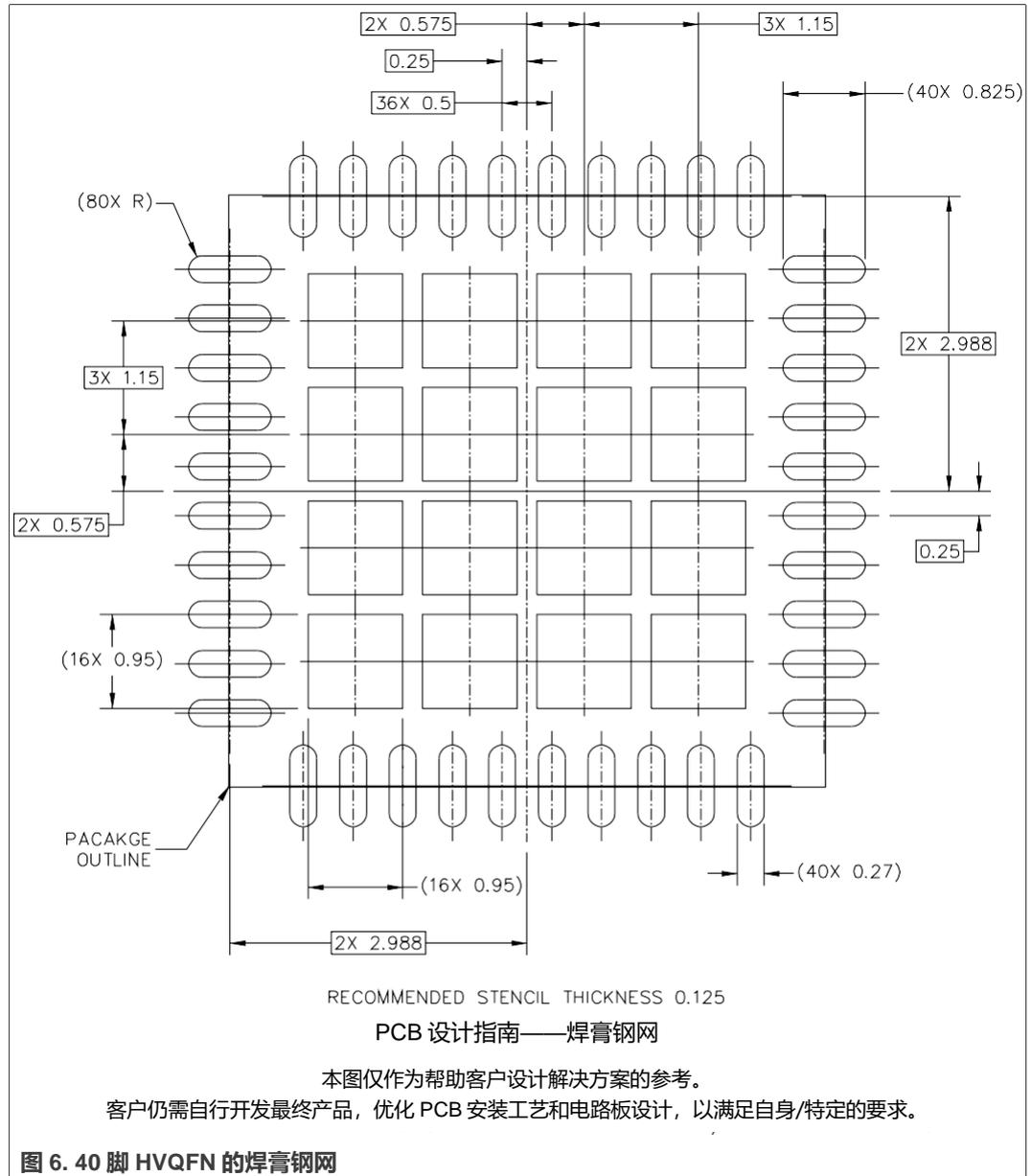




### 2.2.2 40 脚 HVQFN 的焊膏钢网

焊膏模板可控制焊膏在电路板上的样式和厚度。图 6 所示为推荐的焊接钢网样式。钢网厚度应为 0.1 毫米左右。

如果施加的焊料过多，则可以使用替代的样式和开口尺寸。详细信息请参阅以下章节的内容。



### 2.3 QFN 的焊料过多问题

过多的焊料可能会导致 QFN 在封装触点之间浮起或桥接。要在 PCB 上涂抹适量的焊膏，请注意以下事项：

- 钢网厚度
- 安装在 PCB 上的其他元器件
- 用于制造的设备
- 装配厂的经验

## 3 QFN 封装的尺寸

3.1 48 脚 HVQFN 封装

图 7 显示了 48 脚 HVQFN 封装的尺寸。

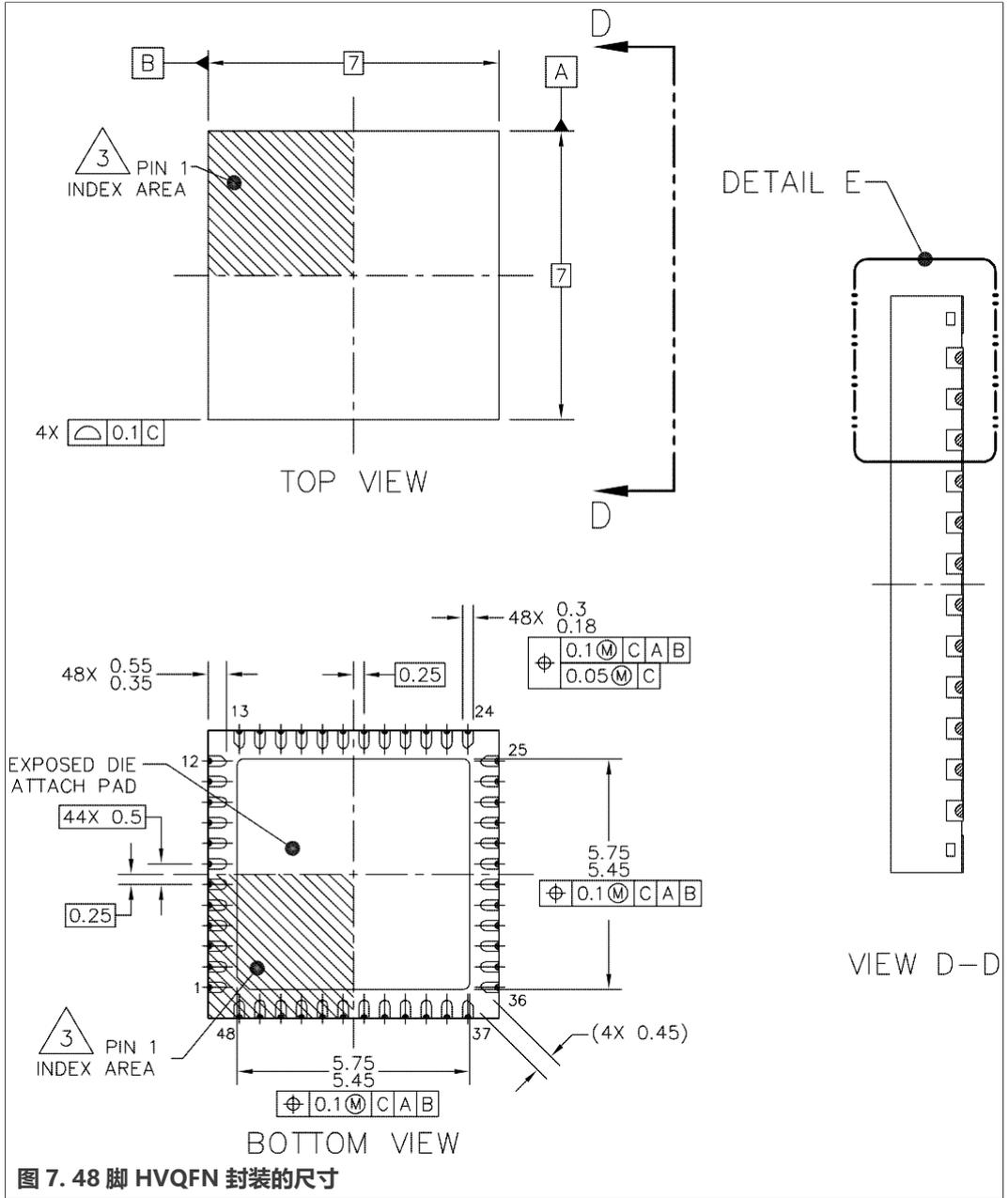


图 7. 48 脚 HVQFN 封装的尺寸

3.1.1 48 脚 HVQFN 的器件标记详细信息

KW45B41Z83AFTA 和 KW45B41Z82AFTA 器件采用 48 脚 HVQFN (7x7x0.85 mm 间距 0.5 mm) 封装。图 8 所示为 HVQFN 器件的器件标记示例。

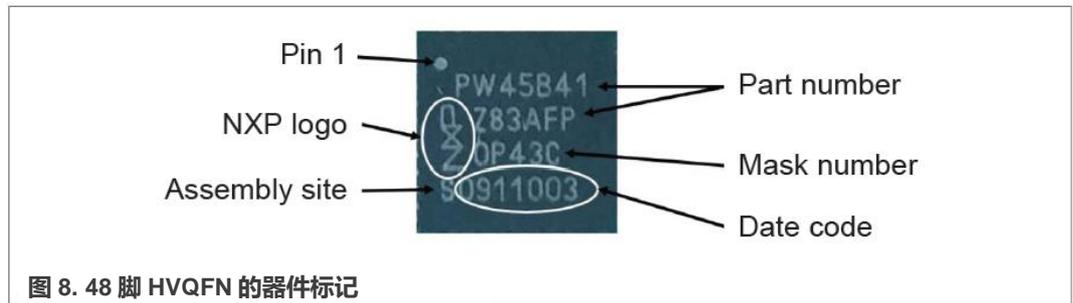


图 8. 48 脚 HVQFN 的器件标记



图 9. PK32W148 器件

**注意:**

您的器件型号可能与图 8 中所示的不同。

K32W1480 器件采用 48 脚 HVQFN (7x7x0.85 mm 间距 0.5 mm) 封装。

### 3.2 40 脚 HVQFN 封装

图 10 所示为 40 脚 HVQFN 封装的尺寸。

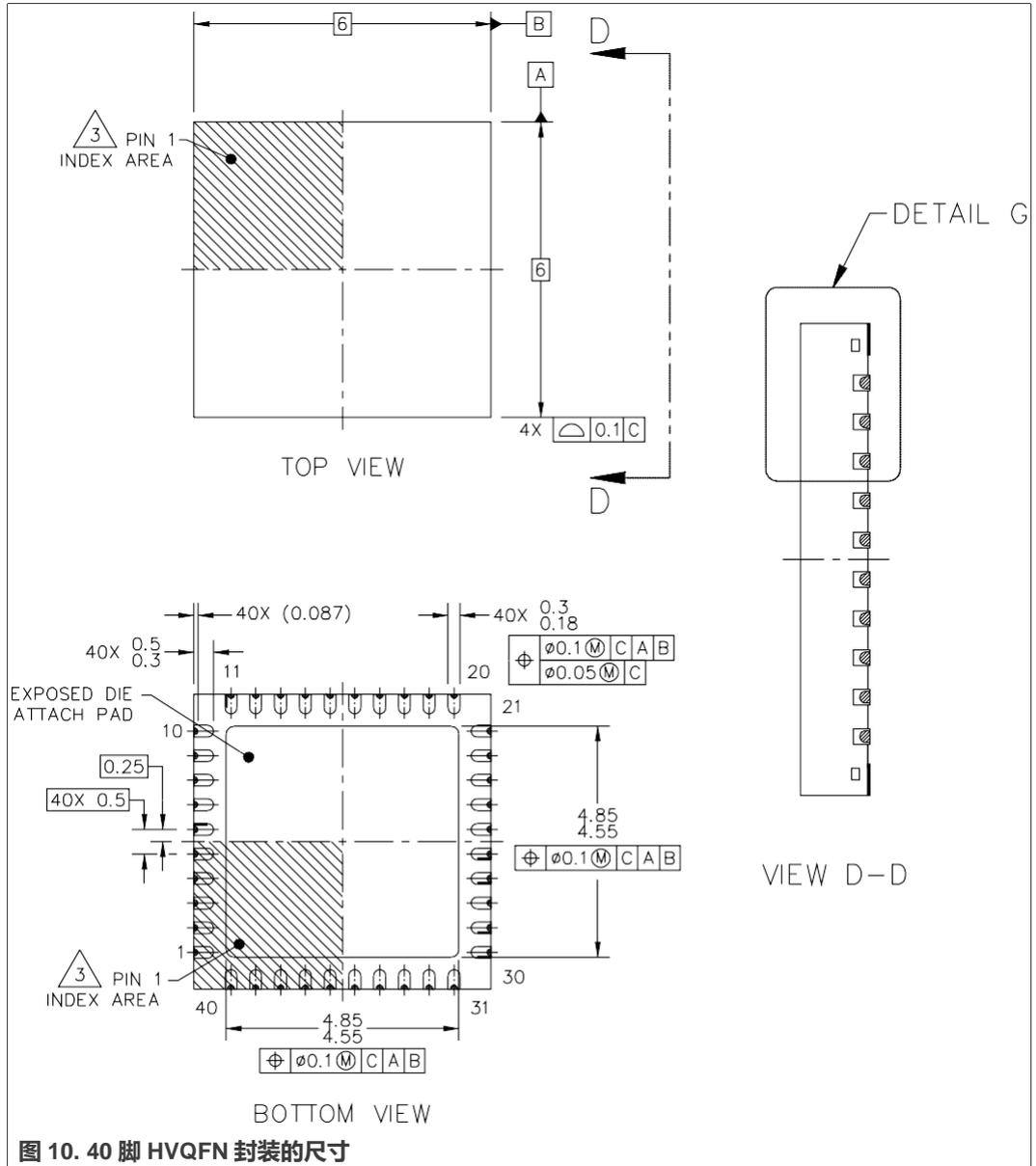


图 10. 40 脚 HVQFN 封装的尺寸

### 3.2.1 40 脚 HVQFN 的器件标记详细信息

KW45B41Z83AFPA 和 KW45B41Z82AFPA 器件采用 40 脚 HVQFN (6x6x0.85 mm 间距 0.5 mm) 封装。图 11 所示为 HVQFN 器件的器件标记示例。

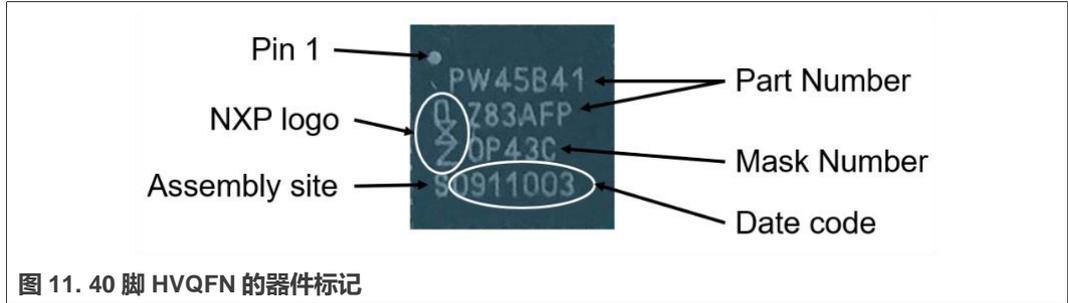


图 11. 40 脚 HVQFN 的器件标记

注意：您的器件型号可能与图 11 中所示的不同。

## 4 QFN 的焊接曲线

图 12 所示为 48 脚 HVQFN 封装的推荐焊接曲线，其电路板尺寸约为 3.20 英寸 x 2.10 英寸。

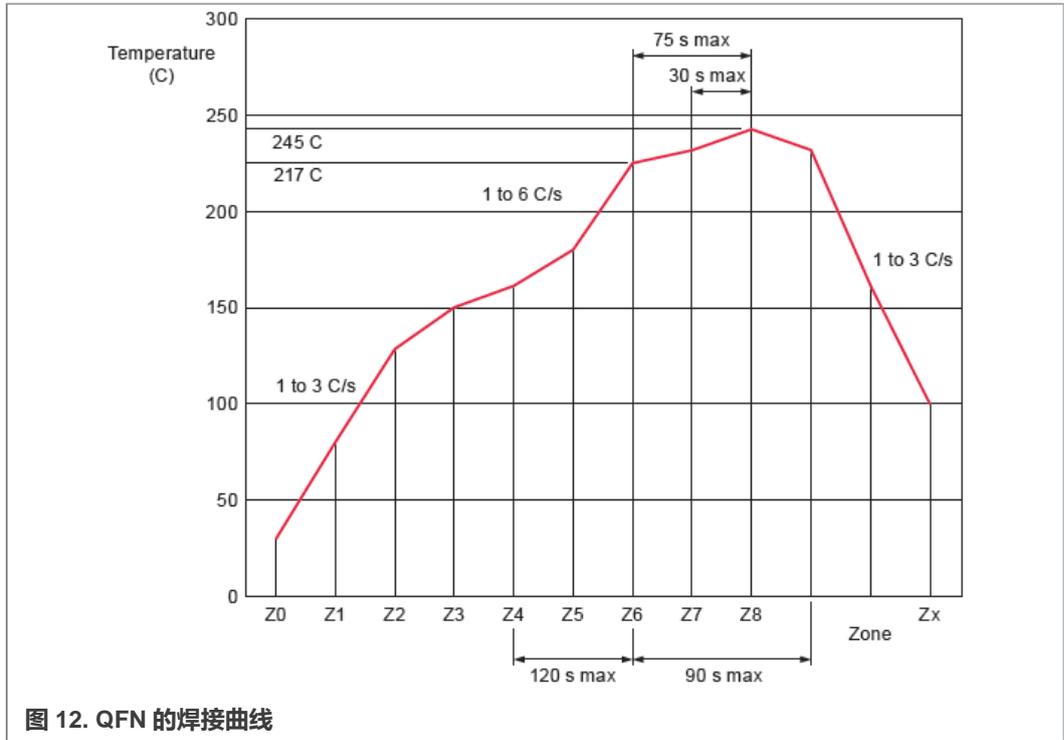


图 12. QFN 的焊接曲线

## 5 电路设计和电路板布局的注意事项

要成功开发无线通讯硬件，适当的器件布板脚位、射频布局、电路匹配、天线设计和射频测量能力是至关重要的。射频电路设计、布局和天线设计是需要工具以及经验投入的专业领域。借助恩智浦提供的硬件参考设计、射频设计注意事项以及本应用笔记中包含的设计指南，硬件工程师可以成功地设计出具有良好性能水平的低功耗蓝牙无线电路板。图 13 所示为 KW45B41Z 和 K32W148 评估套件 (EVK)，其中包含 KW45B41Z 器件和所有必要的 I/O 连接。



图 13. KW45B41Z 和 K32W148 开发板

器件的布板脚位和布局是至关重要的，而设计的实施会影响射频性能。因此，使用恩智浦推荐的射频硬件参考设计对于实现良好的电路板性能非常重要。此外，本参考平台还针对无线性能进行了优化。如果在电路板的射频区域完全遵循所推荐的布板脚位和设计，则灵敏度、输出功率、谐波和杂散辐射以及覆盖范围等参数很有可能一次就会成功。

以下小节介绍了实现无线通讯硬件设计的重要注意事项，从器件布板脚位、射频电路实现和天线选择开始。图 14 所示为包含关键射频区域的典型布局示例，必须精确复制该布局才能获得最佳的无线性能。不太关键的布局区域可以修改，而并不会降低无线性能。

**注意：**本文档中未给出确切的尺寸，但可以在 **KW45B41Z** 和 **K32W148** 板的设计文件中找到。

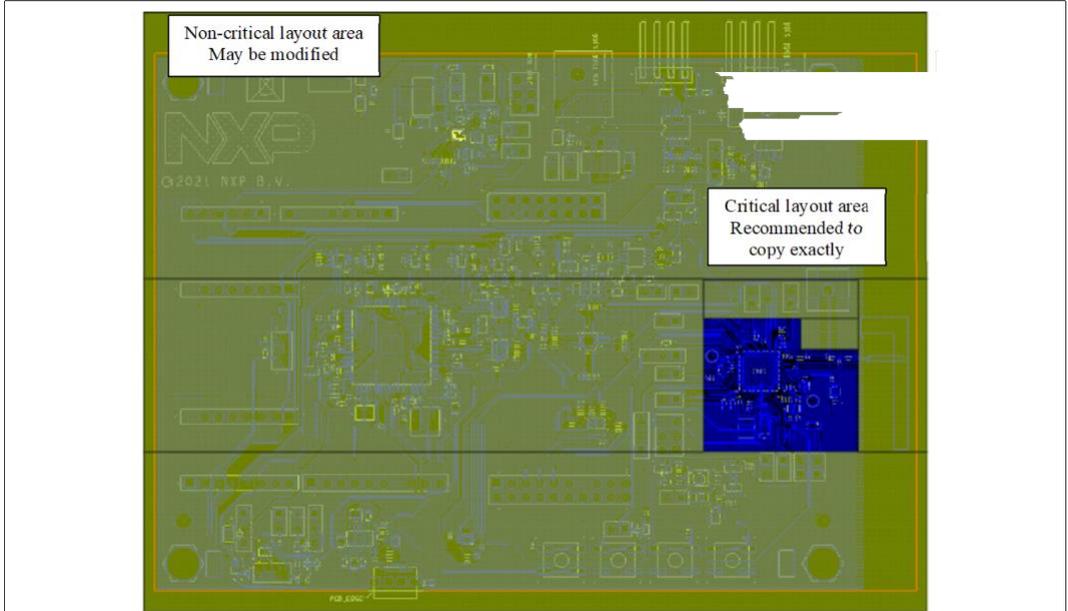


图 14. 关键布局区域

### 5.1 KW45/K32W148 器件的布板脚位

器件的布板脚位在很大程度上影响着无线链路的性能。因此，在创建器件布板脚位的布局时要非常小心，这样才能得到最优的接收灵敏度和输出功率，并实现电路板的匹配和最少的元器件数量。恩智浦强烈建议完全按照图 15 所示复制其压模标志，包括通孔位置等。偏离这些参数可能会导致性能下降。

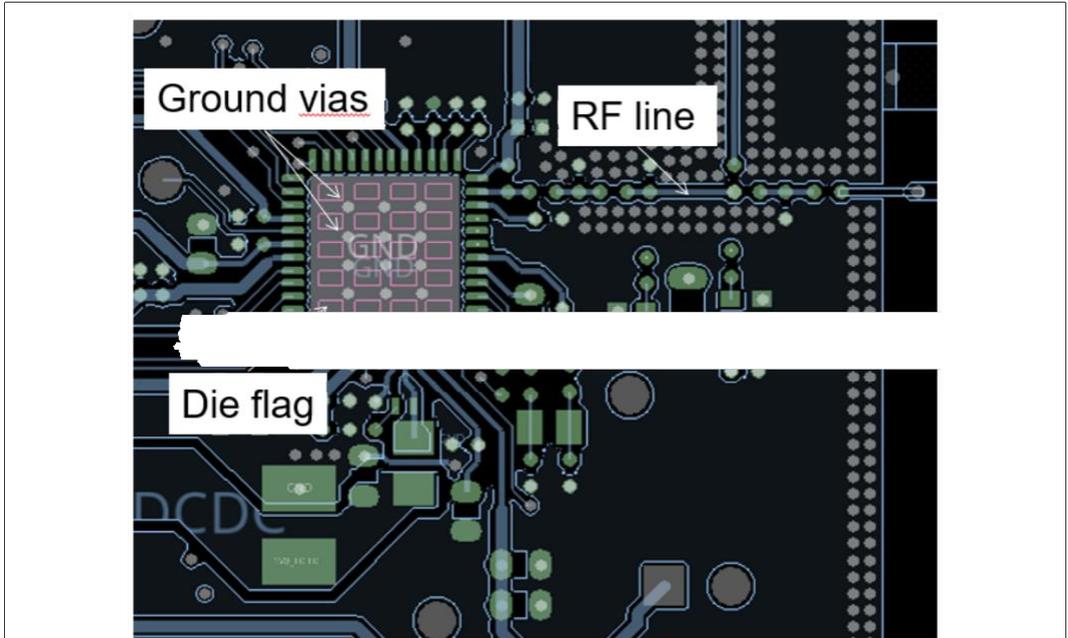


图 15. 器件压模标志区域的关键布局

器件压模标志的关键区域包括：



3. 将 C6 移近 IC 并添加通孔，如本例所示。
4. 与 C7 类似，C8 可能有助于抑制 300 MHz 以上的信号发射。
5. 对于 KW45//K32W148，L1 为 1  $\mu\text{H}$ ，而不是 KW35/36/37/38/39 参考设计中的 10  $\mu\text{H}$ 。

**注意：**抑制信号发射最重要的是采用短连接和小面积环路。确保将这些电容尽量靠近芯片。此外，将这些元器件下方的接地层保持为当前的布局，有助于减少由于电感没有真正靠近芯片而造成的影响。

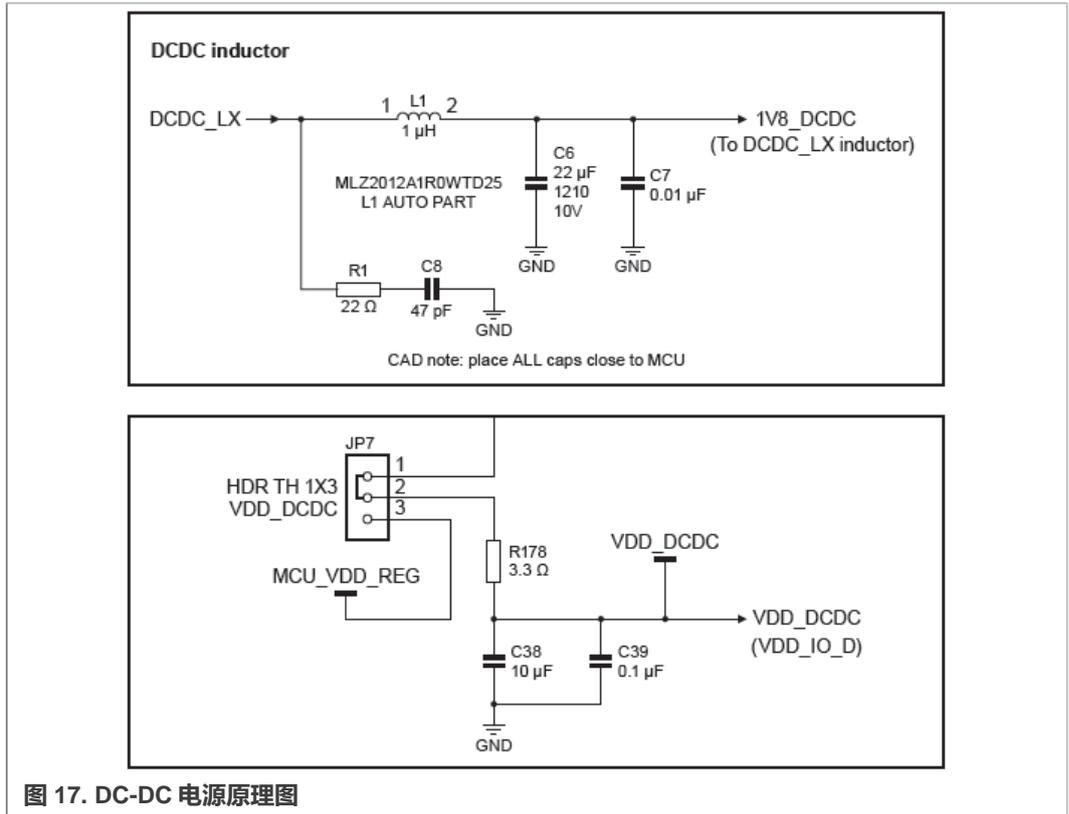


图 17. DC-DC 电源原理图

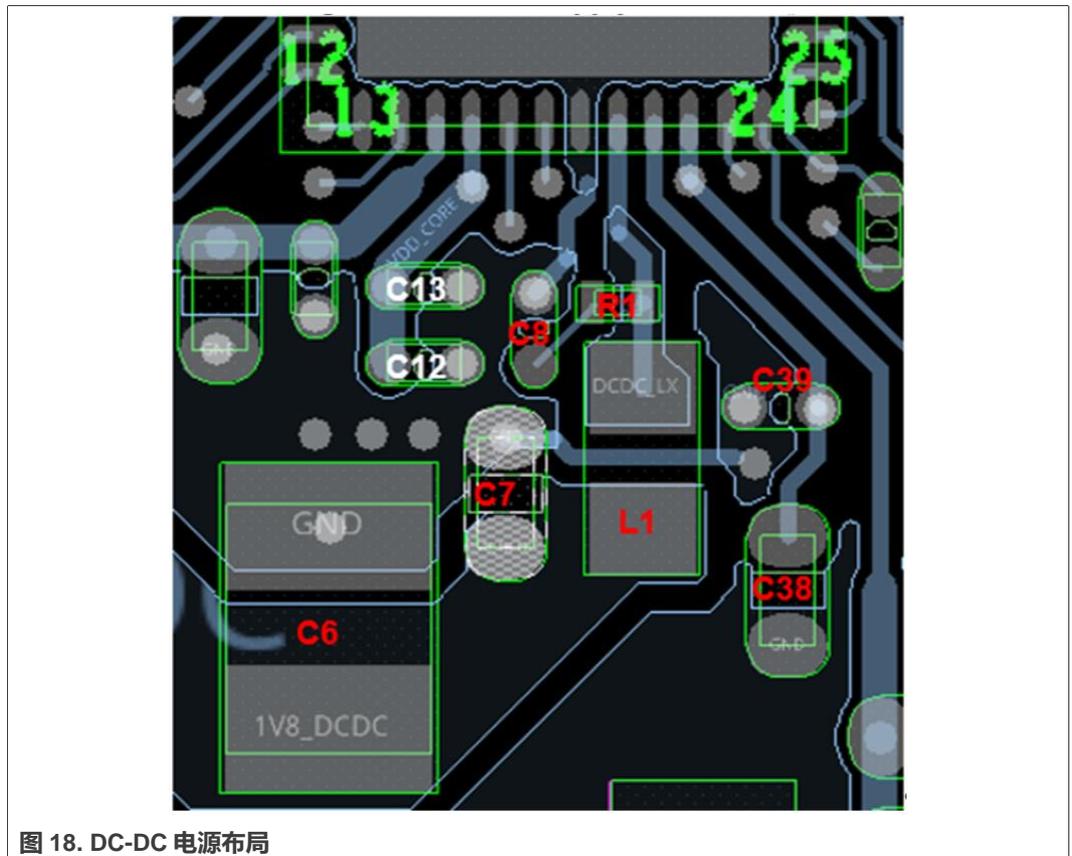


图 18. DC-DC 电源布局

设计一个良好的无线电路的布局的建议如下：

- 用于射频短路的电容 **C48** 的值为 12 pF。
- **C10** 必须尽可能靠近 **L2**。
- VDD\_RF 上的 **C49** = 22  $\mu$ F，可作为 DNP 放置。
- 上拉电感 **L2** 的放置必须遵循布局示例。
- 天线匹配元件必须靠近 DUT 并且彼此也要靠近，如当前布局所示。
- 为了获得最佳的隔离效果，请将 **C48** 与 ANT\_RF 信号线放置在一起。
- VDDRF 信号线必须用 VDDRF\_line 隔离。按照当前布局复制。
- 隔离 VDDRF 和 UART 信号。
- 将 VDD\_PA\_2P4GHZ 与 PTC0 隔离。
- 创建大面积网格的电源层用于 VDD\_ANA 和 VDD\_SYS。减小电源层没有好处。

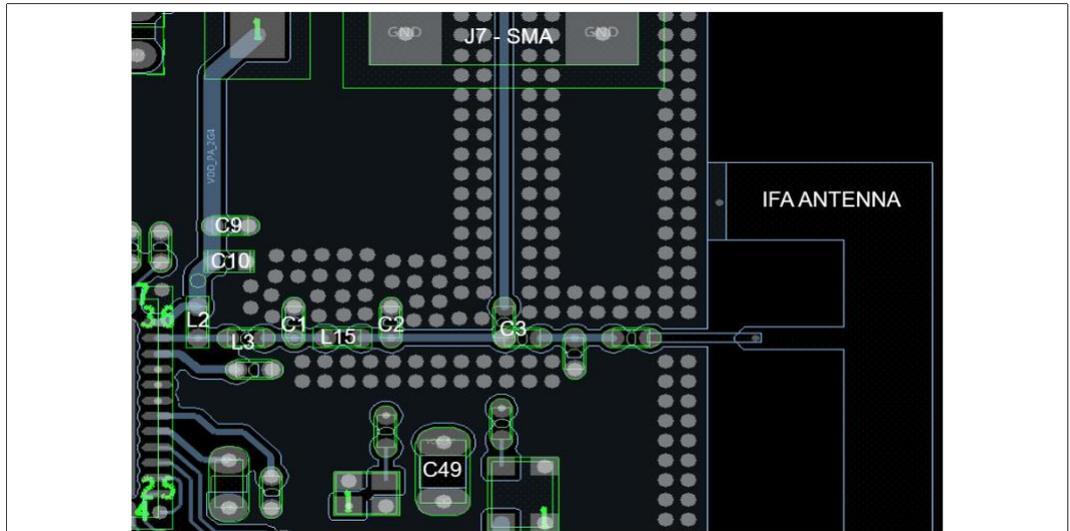


图 19. 无线布局

实现一个良好的晶振布局的建议如下：

- 32 MHz 和 32 kHz 的导线长度必须尽可能对称。
- 32 kHz 晶振和 DUT (KW45/K32W148) 不需要尽可能接近。

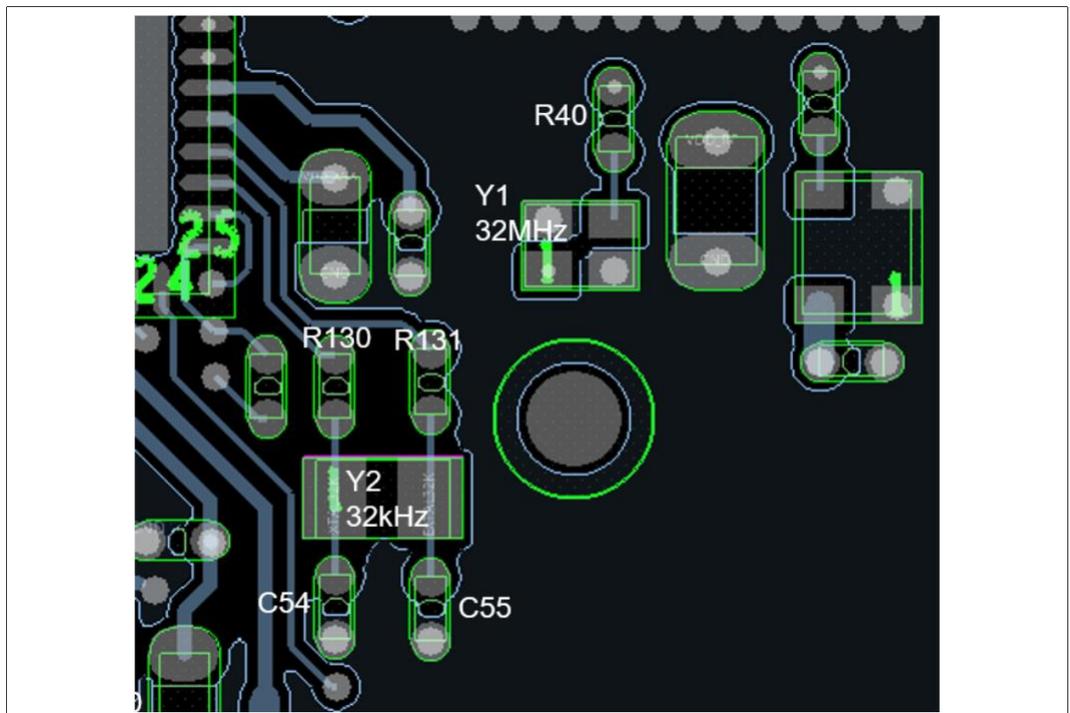


图 20. 晶振布局

图 21 所示为 32 MHz 晶振的其他布局建议：

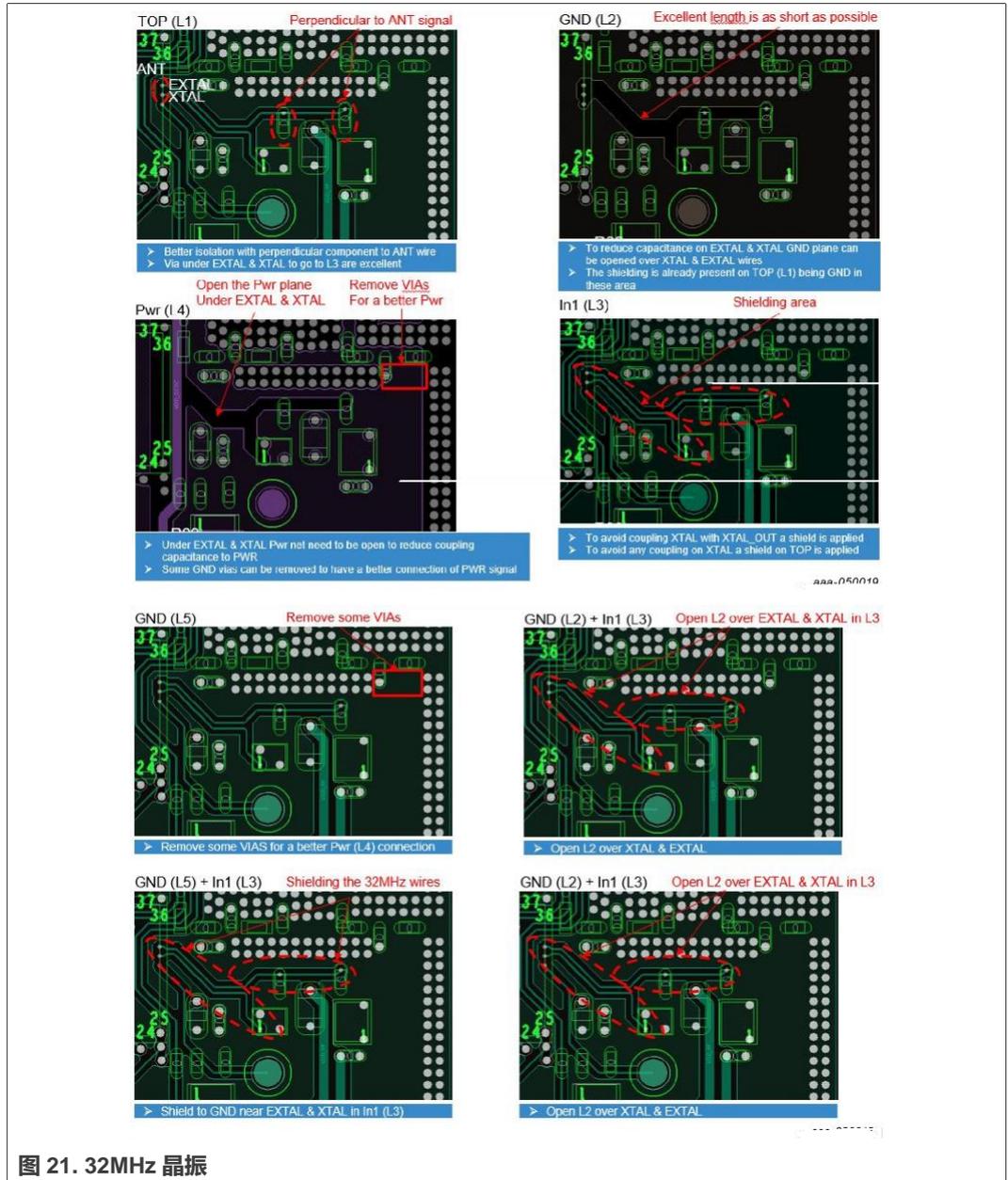


图 21. 32MHz 晶振

### 5.1.1 射频 (RF) 电路的拓扑和匹配

传输线有多种形状，例如微带线、共面波导和带状线。对于基于 FR4 基板构建的低功耗蓝牙应用，传输线通常采用微带线或共面波导 (CPW) 的形式。电路板材料的介电常数、走线宽度以及走线和接地之间的电路板厚度定义了这两种结构。

对于 CPW，走线和顶部边缘接地层之间的间隙定义了传输线。这些参数用于定义传输线 (走线) 的特性阻抗，用于在无线器件和天线之间传送射频 (RF) 能量。

KW38 有一个单端的射频输出，带一个由并联电容和串联电感组成的双分量匹配网络。这两个元件将器件阻抗转换为  $50\ \Omega$ 。这些元件的值可能会根据电路板的实际布局而有所不同。推荐的射频匹配网络如[图 22](#)所示。

应避免在射频传输线或晶振信号的附近或与它们平行布线。在射频走线下保持连续接地对于保持该走线的特性阻抗至关重要。还应避免接地层上的任何布线，以免破坏射频走线下的接地。

复杂度是决定一个应用板的设计是采用两层、四层还是更多层的主要因素。两层或四层电路板设计推荐的电路板堆叠方式如下：

- 两层堆叠：
  - 顶层：传输线、信号和接地的射频走线
  - 底层：射频参考地、信号走线和通用地
- 四层堆叠：
  - 顶层：传输线的射频走线
  - L2：射频参考地
  - L3：直流电源
  - 底层：信号走线

更多详细信息，请参阅恩智浦 IEEE 802.15.4 / ZigBee 封装和硬件布局注意事项（文档 [ZHDCRM](#)）。

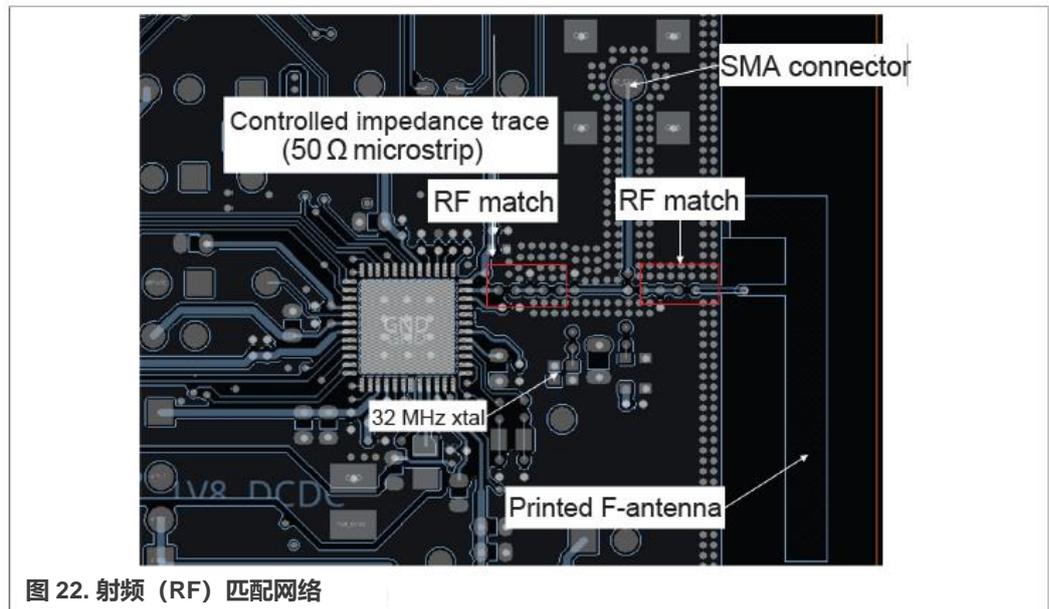


图 22. 射频 (RF) 匹配网络

## 5.2 天线的注意事项

在设计无线系统时，有多种天线类型可供选择。其中包括小布板脚位芯片天线、线路天线、环路单极天线和偶极天线。每种天线都有其优点和缺点，取决于应用的目标。恩智浦建议使用经过验证的天线实现方案，这些方案已经在许多硬件参考设计中得到运用。有关紧凑型天线设计的更多信息，请参阅紧凑型集成天线（文档 [AN2731](#)）。

实现良好的天线性能的建议如下：

- 注意关键尺寸：
  - 应准确复制关键尺寸。
  - 客户的最终电路板尺寸可能与恩智浦参考设计不同。因此，线路天线的最后一段必须加长，以便进行最终的电路板调谐。
  - 天线调谐可能需要在适当的频率下运行。最小回波损耗必须以 2440 MHz 为中心。在频带边缘观察到的天线回波损耗为 10 dB，则足以实现良好的范围和接收灵敏度。
- 天线阻抗为 50 Ω。
  - 从射频匹配端口/引脚到天线馈电一直保持该值。
  - 该示例使用的是微带拓扑，但也可以使用接地的共面波导。在这种情况下，尺寸会发生变化，因此，当从一种拓扑更改为另一种拓扑时，需要注意。
- 天线应合理地远离金属物体，并与接地层的方向匹配。
- 应总是在其最终的环境中检查天线，包括 PCB、元器件、外壳、手持效果（若适用）和电池。近场中的塑料和其他材料可能会导致失谐。
- 实际的天线性能可以通过多种方式进行评估。例如，范围测试、在受控条件下测量辐射信号电平以及在消声室中的特性测试等。

## 6 修订历史

[表 1](#) 列出了自初始版本以来对本文档所做的实质性更改。

表 1. 修订历史

版本号	日期	实质性变更
第 0 版	2022 年 12 月 15 日	初版发布
第 1 版	2023 年 1 月 31 日	将“KW455656B41Z”改为“KW45B41Z”多项编辑更改

## 7 Legal information

### 7.1 Definitions

**Draft** — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

### 7.2 Disclaimers

**Limited warranty and liability** — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

**Right to make changes** — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

**Applications** — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

**Terms and conditions of commercial sale** — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <http://www.nxp.com.cn/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

**Suitability for use in automotive applications** — This NXP product has been qualified for use in automotive applications. If this product is used by customer in the development of, or for incorporation into, products or services (a) used in safety critical applications or (b) in which failure could lead to death, personal injury, or severe physical or environmental damage (such products and services hereinafter referred to as "Critical Applications"), then customer makes the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, safety, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP. As such, customer assumes all risk related to use of any products in Critical Applications and NXP and its suppliers shall not be liable for any such use by customer. Accordingly, customer will indemnify and hold NXP harmless from any claims, liabilities, damages and associated costs and expenses (including attorneys' fees) that NXP may incur related to customer's incorporation of any product in a Critical Application.

**Export control** — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

**Translations** — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

**Security** — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at [PSIRT@nxp.com](mailto:PSIRT@nxp.com)) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

### 7.3 Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

**NXP** — wordmark and logo are trademarks of NXP B.V.

**Bluetooth** — the Bluetooth wordmark and logos are registered trademarks owned by Bluetooth SIG, Inc. and any use of such marks by NXP Semiconductors is under license.

## 目录

<b>1</b>	<b>介绍</b> .....	<b>2</b>
<b>2</b>	<b>QFN 元器件覆铜层</b> .....	<b>2</b>
2.1	48 脚 HVQFN.....	2
2.1.1	48 脚 HVQFN 的阻焊层.....	3
2.1.2	48 脚 HVQFN 的焊膏钢网.....	4
2.2	40 脚 HVQFN.....	5
2.2.1	40 脚 HVQFN 的阻焊层.....	6
2.2.2	40 脚 HVQFN 的焊膏钢网.....	7
2.3	QFN 的焊料过多问题.....	8
<b>3</b>	<b>QFN 封装的尺寸</b> .....	<b>8</b>
3.1	48 脚 HVQFN 封装.....	9
3.1.1	48 脚 HVQFN 的器件标记详细信息.....	9
3.2	40 脚 HVQFN 封装.....	10
3.2.1	40 脚 HVQFN 的器件标记详细信息.....	11
<b>4</b>	<b>QFN 的焊接曲线</b> .....	<b>12</b>
<b>5</b>	<b>电路设计和电路板布局的注意事项</b> .....	<b>12</b>
5.1	KW45/K32W148 器件的布板脚位.....	14
5.1.1	射频 (RF) 电路的拓扑和匹配.....	19
5.2	天线的注意事项.....	20
<b>6</b>	<b>修订历史</b> .....	<b>21</b>
<b>7</b>	<b>法律声明</b> .....	<b>22</b>

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.