

# S32K11x 和 S32K142之间的差异

by: NXP Semiconductors

URL: <https://www.nxp.com/docs/en/application-note/AN11997.pdf>

## 1 简介

本应用笔记显示了S32K11x和S32K142之间的差异，以促进代码移植，并重点介绍用户必须牢记的差异/注意事项，以便应用程序在两个微控制单元（MCU）中兼容。

尽管这两个MCU具有不同的内核，但两者共享许多共同的模块，并通过各节回顾了一些差异。

## 2 概述

S32K11x是S32K142的前身。两种芯片的主要区别在于S32K11x包含Cortex-M0®+，S32K142包含Cortex-M4F®。S32K11x有存储小的选项型号相比S32K142。

这两款芯片具有64QFP和48QFP封装选项，因此这使得这两款芯片引脚兼容，并有助于代码移植过程。

## 3 编程与调试

可以使用S32 Design Studio（GCC）+ SDK、IAR、GHS、COSMIC、Lauterbach 和 iSystems等集成开发环境（IDE）对这两款芯片进行编程和调试。S32K142支持JTAG和SWD协议，而S32K11x仅支持SWD。

## 4 核心与系统差异

S32K11x包含一个具有冯诺依曼架构的Cortex-M0+，S32K142包含一个与所有S32K14x芯片一样的具有哈佛架构的Cortex-M4F。Cortex-M0+实现了Cortex-M4F提供的指令集和功能的二进制兼容子集。软件可以改变位置，包括从Cortex-M0+到Cortex-M4F的系统级软件。内核的差异涉及中断映射、内核和存储器之间的架构以及下表所示的一些特性的重要变化：

Feature	S32K116	S32K118	S32K142
Core	Cortex-M0+		

表1. 核心和系统差异

Table continues on the next page...

### 目录

1 简介 .....	1
2 概述 .....	1
3 编程与调试.....	1
4 核心与系统差异.....	1
4.1 核心和系统注意事项.....	3
5 存储器 .....	3
5.1 内部连接 .....	3
5.2 内存地址 .....	4
6 外设 .....	5
7 中断图 .....	6
8 在 S32K142 和 S32K11x 之间迁移时的软件注意事项.....	6
9 修订历史 .....	6

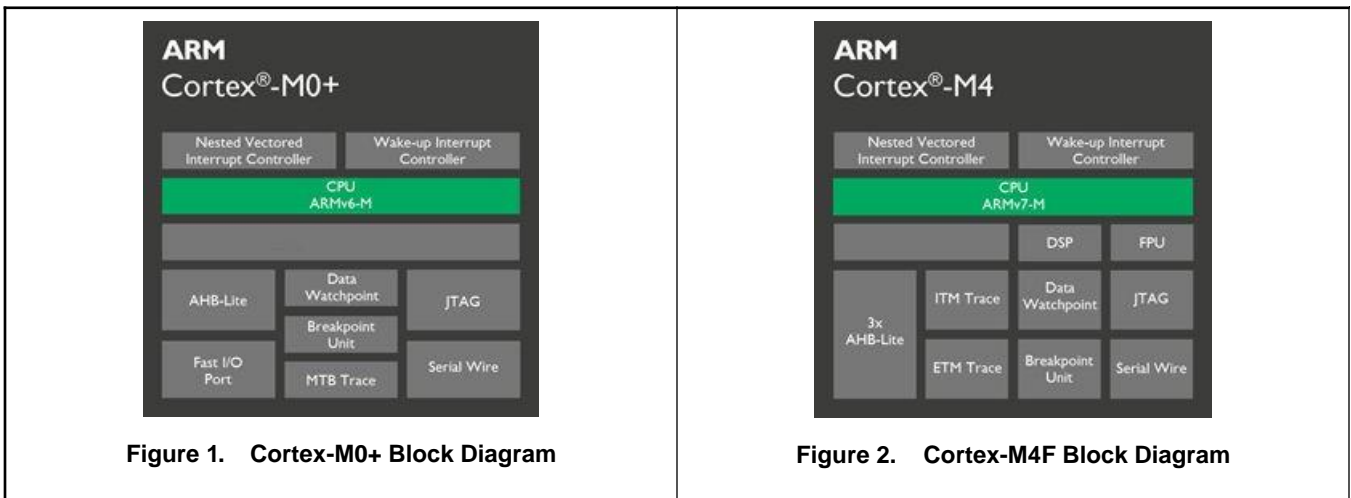


表1 . 核心和系统差异 (续)

Feature	S32K116	S32K118	S32K142
Bus clock frequency	Up to 48MHz		Up to 112 MHz
System clock generator (SCG)	OSC,FIRC, SIRC		OSC,FIRC, SIRC, PLL
IEE-754 FBU	Not available		Available
IOPORT	Available		Not available
HSRUN mode	Not available		Available
External Watchdog Monitor(EWM)	Not available		Available, with external monitor pin
FIRC Clock Monitor Unit	Available		Not available
Hardware watchdog	Available		Available
Digital Signal Processor (DSP)	Not available		Available
Instruction set	ARMv-6 Thumb Instruction set		ARMv-7 Thumb Instruction set
System Interface	Single 32-bit AMB A-3 AHB-Lite system interface		Advanced AHB-Lite system interface
Floating-Point Unit	Not available		Available
Serial Wire Viewer (SWV)	Not available		Available
Trace	Memory Trace Buffer (MTB) (1K)		TracePort Interface Unit (TPIU)
Number of I/Os	Up to 43	Up to 58	Up to 89

下表显示了Cortex-M0+和Cortex-M4F框图:

表2 . 框图



## 4.1 核心和系统注意事项

在这两个MCU中，此模块位于内核的外部。内存保护单元（MPU）不包含在内核中。

## 5 存储器

S32K11x 和S32K142共享相同的存储器类型，但在P-Flash、D-Flash 和FlexRAM 有不同的大小，如表3（Table 3）所示。存储器结构从S32K142更改为S32K11x。CPU和存储器之间的通信是不同的。对于S32K11x，SRAM\_L用于存储MTB，但它也可以用作没有ECC保护的SRAM。

表3 . 存储器大小

Chip	P-Flash	SRAM	ECC Protection	FlexRAM	D-Flash	Cache
S32K116	128 KB	15 KB	SRAM_U, PFlash and DFlash	2 KB	32 KB	Not available
S32K118	256 KB	23 KB	SRAM_U, PFlash and DFlash	2 KB	32 KB	Not available
S32K142	256 KB	28 KB	SRAM_U, SRAM_L, PFlash and DFlash	4 KB	64 KB	4 KB

### 5.1 内部连接

内核与不同类型内存的通信在S32K142和S32K11x之间发生变化。由于S32K11x具有内存跟踪缓冲区功能，因此内核与用于MTB的SRAM\_L有直接连接。

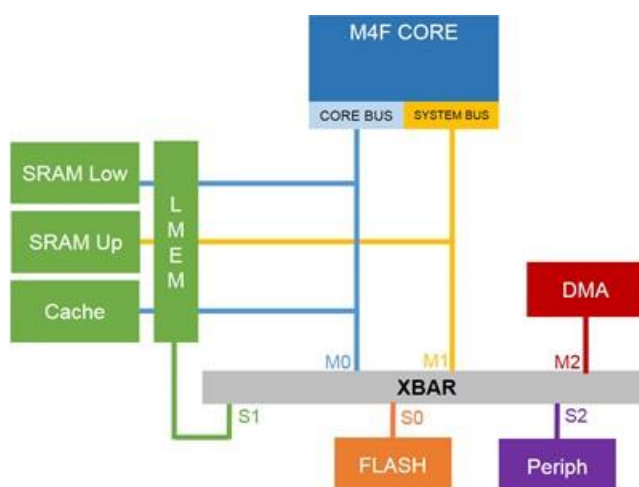


图3 . S32K142 存储器内部连接

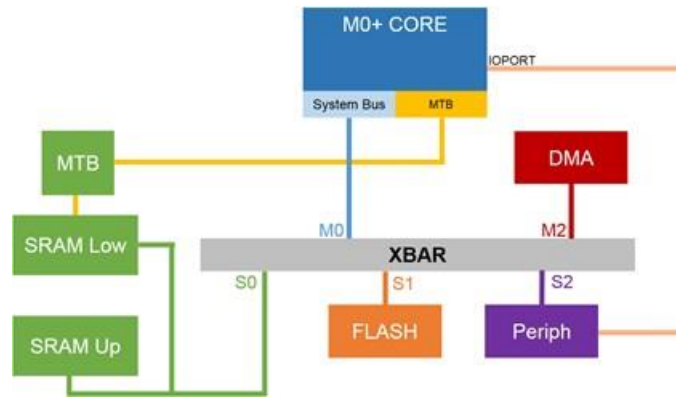


图4 . S32K11x存储器内部连接

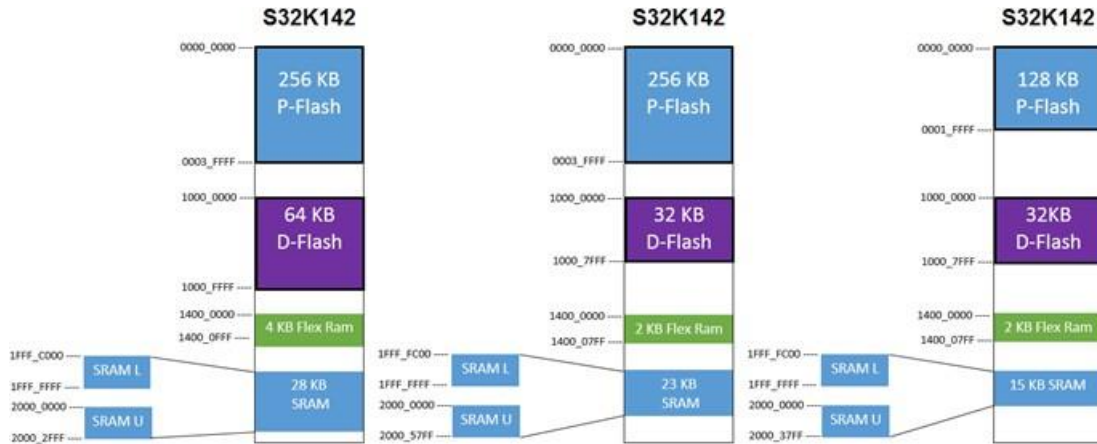
## 5.2 存储地址范围

随着存储器的大小变化，每种类型内存的起始地址和结束地址也发生了变化。下表显示了每种类型的存储地址的开始/结束。

Memory Type		S32K116	S32K118	S32K142
P-Flash	Start Address	0000_0000	0000_0000	0000_0000
	End Address	0001_FFFF	0003_FFFF	0003_FFFF
SRAM L	Start Address	1FFF_FC00	1FFF_FC00	1FFF_C000
	End Address	1FFF_FFFF	1FFF_FFFF	1FFF_FFFF
SRAM U	Start Address	2000_0000	2000_0000	2000_0000
	End Address	2000_37FF	2000_57FF	2000_2FFF
D-Flash	Start Address	1000_0000	1000_0000	1000_0000
	End Address	1000_7FFF	1000_7FFF	1000_FFFF
FlexRAM	Start Address	1400_0000	1400_0000	1400_0000
	End Address	1400_07FF	1400_07FF	1400_0FFF
CSE_PRAM	Start Address	1400_0800	1400_0800	1400_1000
	End Address	1400_087F	1400_087F	1400_107F

下图说明了这三个MCU的内存差异。在S32K11x中，SRAM\_Low用于存储MTB，因此整个SRAM大小都放在SRAM\_Upper中。

图5 . S32K142存储器内部连接



## 6 外设

外设具有相同的特性和功能，不同之处在于每个模块的实例数如下表所示。

表4 . 外设

Modules	S32K116	S32K118	S32K142
FlexCAN (CAN-FD ISO/CD 1 1898-1)	1 (CAN-FD supported)		2 (1x CAN-FD supported)
FlexTimer (16-bit counter) 8 channels	2x		4x
Programmable Delay Block (PDB)	1x		2x
1 2-bit SAR ADC (1 MSPS each)	1x (13)	1x (16)	2x (16)
Low-power SPI	1x	2x	2x

### 6.1 外设注意事项

- S32K11x的DMA仅支持4个通道，而S32K142的DMA支持16个通道。
  - 对于S32K11x变体，在执行大型、零等待状态的内存到内存传输时，使用TCD\_CSR[BWC]位插入带宽控制以避免：
    - 另一个访问存储器的用户的内容缺失，
    - 传输期间未写入TCD的任何延迟。
- 在S32K116 和S32K118中，PTB13没有ADC功能。S32K116的ADC每个实例仅支持13个通道，而S32K118和S32K142支持16个通道的每个实例。
- 由于去除了PLL，所以增强了FIRC时钟监视器。由于FIRC是主要的系统时钟源，它有一个CMU来监视时钟的丢失。
- 由于去除了PLL，所以增强了FIRC时钟监视器。由于FIRC是主要的系统时钟源，它有一个CMU来监视时钟的丢失。

## 7 中断图

两个芯片处理中断的方式涉及重要差异，这些差异来自两个内核支持的向量数量。S32K142中包含的Cortex-M4F支持162个中断向量，而Cortex-M0+仅支持47个，因此，两个设备中每个外设的中断向量分配不同。更多详细的信息，请参阅RM中附带的中断映射文件。

## 8 在S32K142和S32K11x之间迁移移植时的软件注意事项

T将应用程序从S32K142迁移到S32K11x需要考虑以下注意事项：

- 首先要注意的是，两个MCU的频率范围不同；因此，请确保您的应用程序在S32K11x频率下正常运行。
- 检查S32K11x中的内存大小是否已满足您的应用需求。
- 重新组织由于不同的中断向量而发生的中断回调。
- 在S32K11x中，要禁用FIRC或SIRC，用户必须禁用CMU，然后禁用FIRC或SIRC。
- 在S32K11x中，不支持浮点数。
- S32K11x在SRAM\_L上没有ECC。
- 请记住第三页上的 [Core and system considerations](#)（核心和系统注意事项）和第五页上的 [Peripherals considerations](#)（外设注意事项）。

## 9 修订历史

Rev. No.	Date	Substantive Change(s)
0	June 2017	Initial version.
1	August 2017	Updated the following sections: <ol style="list-style-type: none"> <li>1. <a href="#">Overview</a> on page 1</li> <li>2. <a href="#">Core and system differences</a> on page 1</li> <li>3. <a href="#">Memory address</a> on page 4</li> <li>4. <a href="#">Peripherals</a> on page 5</li> </ol>
2	March 2018	Updated the following sections: <ol style="list-style-type: none"> <li>1. <a href="#">Core and system differences</a> on page 1</li> <li>2. <a href="#">Peripherals</a> on page 5</li> <li>3. <a href="#">Memory address</a> on page 4</li> <li>4. <a href="#">Interrupt map</a> on page 6</li> </ol>
3	July 2018	Updated <a href="#">Peripherals considerations</a> on page 5.

## How To Reach Us

### Home Page:

[nxp.com](http://nxp.com)

### Web Support:

[nxp.com/support](http://nxp.com/support)

Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including "typicals," must be validated for each customer application by customer's technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: [nxp.com/SalesTermsandConditions](http://nxp.com/SalesTermsandConditions).

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, COOLFLUX, EMBRACE, GREENCHIP, HITAG, I2C BUS, ICODE, JCOP, LIFE VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, the Freescale logo, Altivec, C-5, CodeTEST, CodeWarrior, ColdFire, ColdFire+, C-Ware, the Energy Efficient Solutions logo, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, Processor Expert, QorIQ, QorIQ Qonverge, Ready Play, SafeAssure, the SafeAssure logo, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, Platform in a Package, QUICC Engine, SMARTMOS, Tower, TurboLink, and UMEMS are trademarks of NXP B.V. All other product or service names are the property of their respective owners. ARM, AMBA, ARM Powered, Artisan, Cortex, Jazelle, Keil, SecurCore, Thumb, TrustZone, and  $\mu$ Vision are registered trademarks of ARM Limited (or its subsidiaries) in the EU and/or elsewhere. ARM7, ARM9, ARM11, big.LITTLE, CoreLink, CoreSight, DesignStart, Mali, mbed, NEON, POP, Sensinode, Socrates, ULINK and Versatile are trademarks of ARM Limited (or its subsidiaries) in the EU and/or elsewhere. All rights reserved. Oracle and Java are registered trademarks of Oracle and/or its affiliates. The Power Architecture and Power.org word marks and the Power and Power.org logos and related marks are trademarks and service marks licensed by Power.org.

© 2018 NXP B.V.

Document Number: AN11997  
Rev. 3, July 2018

The ARM logo consists of the lowercase letters "arm" in a bold, blue, sans-serif font.